

INSPECTION DEVICE OF LIQUID CRYSTAL DISPLAY PANEL**Publication number:** JP2000180809**Publication date:** 2000-06-30**Inventor:** ADACHI KATSUMI**Applicant:** MATSUSHITA ELECTRIC IND CO LTD**Classification:**

- international: G02F1/136; G01R31/02; G02F1/13; G02F1/133;
G02F1/1365; G02F1/1368; G09F9/30; G09G3/20;
G09G3/36; G02F1/13; G01R31/02; G09F9/30;
G09G3/20; G09G3/36; (IPC1-7): G02F1/13; G01R31/02;
G02F1/133; G02F1/1365; G09F9/30; G09G3/20;
G09G3/36

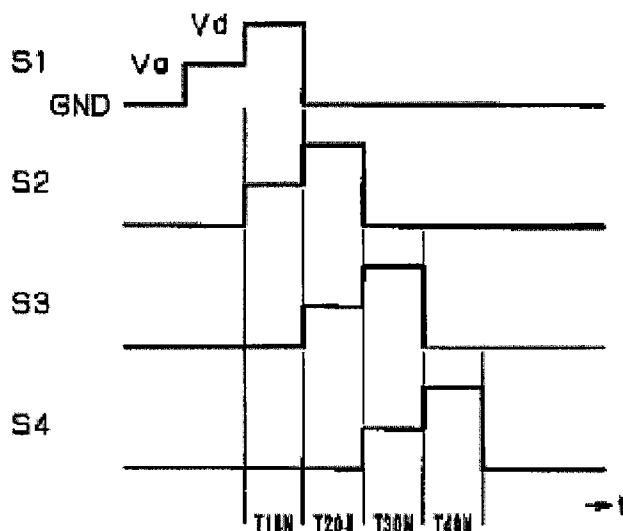
- European:**Application number:** JP19980362628 19981221**Priority number(s):** JP19980362628 19981221

Report a data error here

Abstract of JP2000180809

PROBLEM TO BE SOLVED: To make it possible to inspect liquid crystal display panel by very few contacts by inspecting an output of a signal line drive circuit and detecting a disconnection of a signal line by detecting a current flowing through an inspection line.

SOLUTION: The drain of an inspection transistor is connected with the signal line; the gate is connected with an adjacent signal line; and the source is connected with a detecting circuit in common. Waveforms corresponding to the drain and the gate are sequentially shifted and applied to them, and only a pertinent transistor is brought into conduction and inspected during a specific time. For example, since the signal line S1 is impressed with V_d when T1 is ON, and the signal line S2 is impressed with V_g , and the others are 0 volt, only the transistor T1 for inspection is conducting, and the others are switched off. It is possible to identify the state of the signal line S1 by measuring the current flowing through the inspection circuit for this period. Next, the transistor T2 is brought into conduction by applying a voltage shifted to the right, to measure the signal line S2. Thus, all the lines can be inspected.



Data supplied from the esp@cenet database - Worldwide

Family list

1 family member for: **JP2000180809**

Derived from 1 application

[Back to JP2000180809](#)

1 INSPECTION DEVICE OF LIQUID CRYSTAL DISPLAY PANEL

Inventor: ADACHI KATSUMI

Applicant: MATSUSHITA ELECTRIC IND CO LTD

EC:

IPC: *G02F1/136; G01R31/02; G02F1/13* (+18)

Publication info: **JP2000180809 A** - 2000-06-30

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-180809

(P2000-180809A)

(43) 公開日 平成12年6月30日 (2000.6.30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 2 F 1/13	1 0 1	C 0 2 F 1/13	1 0 1 2 G 0 1 4
G 0 1 R 31/02		C 0 1 R 31/02	2 H 0 8 8
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 2 H 0 9 2
1/1365		G 0 9 F 9/30	3 3 3 2 H 0 9 3
G 0 9 F 9/30	3 3 3	G 0 9 G 3/20	6 7 0 A 5 C 0 0 6

審査請求 未請求 請求項の数4 O L (全 5 頁) 最終頁に続く

(21) 出願番号 特願平10-362628

(22) 出願日 平成10年12月21日 (1998. 12. 21)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 足達 克己

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

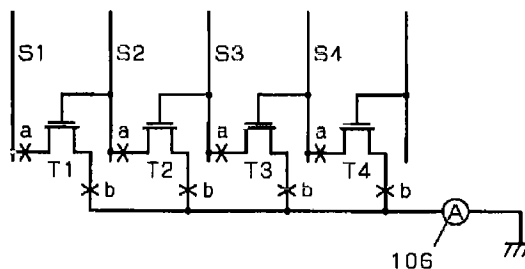
最終頁に続く

(54) 【発明の名称】 液晶表示パネルの検査装置

(57) 【要約】

【課題】 線順次方式の場合、従来の検査構成では信号ラインの断線と駆動回路の検査ができなかった。

【解決手段】 検査トランジスタのゲートを隣接信号ラインに接続し、該当信号ラインの検査トランジスタのみ導通状態になるよう信号ラインの波形を順番にシフトさせる。



【特許請求の範囲】

【請求項1】 アクティブ方式の走査ライン駆動回路と信号ライン駆動回路を基板に一体集積した液晶表示パネルにおいて、前記信号ライン駆動回路が線順次方式で出力され、各信号ラインにドレインないしソース端子を接続しゲート端子を隣接信号ラインに接続し、残りのソースないしドレイン端子を検査ラインに共通接続した検査トランジスタを設け、前記検査ラインに流れる電流を検出して信号ライン駆動回路の出力検査と信号ラインの断線を検出する液晶表示パネルの検査装置。

【請求項2】 検出動作後、検出トランジスタのソースないしドレインを切断し画像を映出することを特徴とする請求項1記載の液晶表示パネルの検査装置。

【請求項3】 検出トランジスタのソースないしドレイン端子と信号ラインの間に検出モード切り替えトランジスタを設け、検出動作後は切り替えトランジスタを遮断することで画像を映出することを特徴とする請求項1記載の液晶表示パネルの検査装置。

【請求項4】 検出トランジスタと検査ラインの間に検出モード切り替えトランジスタを設け、検出動作後は切り替えトランジスタを遮断することで画像を映出することを特徴とする請求項1記載の液晶表示パネルの検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブ方式の特に駆動回路を一体化した液晶表示パネルに関し、線順次で信号ラインを駆動する方式であっても、信号ライン駆動回路と信号ラインの断線をアレイド段階で数個のコンタクトで検出できる検査装置に関するものである。

【0002】

【従来の技術】従来の点順次を使用した駆動回路一体型の液晶表示パネルの構成例を図5に示し、図と共に説明する。101は信号側シフトレジスタであり、Hスタート信号をドットクロック信号の周期でシフトし映像のビデオ信号をサンプリングするタイミングを発生する。102はアナログスイッチであり、シフトレジスタ101の出力タイミングでビデオ信号を信号ラインS1からSnへ順次書き込んでいく。この動作で点順次方式と称される。103は走査ライン駆動回路で動作としてはVスタート信号をラインクロック信号の周期でシフトするシフトレジスタと各段に接続されたバッファからなる。104は液晶表示パネルであり、各画素は画素トランジスタと画素電極からなる。105は検査回路であり、検査モード信号で検査時と通常の画像映出時の切り替えを行う。その具体例は図6に示す。106は検出回路であり検査回路105からの出力を検出してシフトレジスタ101とアナログスイッチ102からなる信号ライン駆動回路の動作と信号ラインの断線を判定する。

【0003】図6に検査回路105の具体構成例を示

す。各信号ラインS1～S3には検出トランジスタTd1～Td2のドレインが接続され、ソースは検出回路106に共通接続される。ゲートは検査モード信号に共通接続され、検査時はこの信号はHighすなわち検出トランジスタTd1～Td3は全て導通状態となっている。ここで点順次ゆえに信号ラインに初期0Vから数VのVdを順次シフトさせて印加する。ある瞬間には信号ラインにVdが印加されているのは1本のみであり、このときの検出回路の電流を図ることにより信号ライン駆動回路の動作の有無と信号ラインの断線の有無が特定できる。これにより信号ラインの全ラインにコンタクトプローブを立てることなく信号ラインの検査がアレイド状態で可能となっている。

【0004】

【発明が解決しようとする課題】しかしながら、前述の動作は点順次ゆえになされるものである。それに対しパネルの大型化、高精細度化に伴い点順次では信号ラインの書き込み時間に制約があり、線順次方式で信号ラインを書き込む方式が近年実用化されつつある。構成例を図7に示す。図7において図5と同機能のものは同一番号をつけ説明を省略する。110はサンプルホールド回路であり、シフトレジスタ101のタイミングでサンプルされたビデオ信号を線順次で一括して信号ラインに書き込む。その場合従来の図6に示す検出トランジスタを単純に並べる方式では、同時に全信号ラインに電圧がかかるため各信号ラインごとの駆動回路の不具合や断線は検出できない。

【0005】

【課題を解決するための手段】本発明は、アクティブ方式の走査ライン駆動回路と信号ライン駆動回路を基板に一体集積した液晶表示パネルにおいて、前記信号ライン駆動回路が線順次方式で出力され、各信号ラインにドレインないしソース端子を接続しゲート端子を隣接信号ラインに接続し、残りのソースないしドレイン端子を検査ラインに共通接続した検査トランジスタを設け、前記検査ラインに流れる電流を検出して信号ライン駆動回路の出力検査と信号ラインの断線を検出する。

【0006】

【発明の実施の形態】本発明の検査回路を図1に示す。本発明は検査トランジスタのドレインを該当信号ラインに接続し、ゲートを隣接信号ラインに接続し、ソースを検出回路へ共通接続するものである。この時の信号ラインの波形を図2に示す。ドレイン、ゲートに相当する波形を順次シフトして加え、特定時間には該当する検査トランジスタのみ導通させて検査するのである。例えば図2のT1ON期間は信号ラインS1にはVdが、信号ラインS2にはVgが印加され他は0Vであるので検査トランジスタT1のみ導通し、他は遮断状態である。この期間の検出回路に流れる電流を測定すれば信号ラインS1の状態が特定できる。次に右にシフトした電圧を加え

検出トランジスタT2を導通させて、信号ラインS2を測定する。このようにして全ラインを検出できる。

【0007】検査終了後は映像により信号ラインの電位は特定できないので検査トランジスタを遮断状態にする必要がある。そこで図1に示すa点のドレインないしb点のソースをレーザー等で切断すれば良い。

【0008】ただし、量産工程で全てのラインを切断するのも煩雑である。そこで切断せずとも検査トランジスタを遮断する手段を設けた例を図3、図4に示す。図3には検査トランジスタT1のドレイン側に遮断トランジスタTK1を設けた例であり、検査時には検査制御モードに電圧を印加し遮断トランジスタを導通させ、図1相当の検査を行うが、検査後は検査制御モードを信号ラインの最低電位よりもさらに低くし遮断トランジスタを遮断する。これにより検査トランジスタはゲート電位に関係なく電流が流れないので画像に対する影響を排除することが可能となる。図4は検査トランジスタT1のソース側に遮断トランジスタTK1を設けたものであり、動作としては図3とほぼ同等である。これらの例は図6の従来例よりもトランジスタが2段に直列接続されるので、通常動作時の検査トランジスタのリークによる画質劣化の問題が少ないという利点もある。

【0009】以上、検査トランジスタ、遮断トランジスタともにnチャンネルタイプのトランジスタを例にとり

説明したが、導通と遮断の動作であるので検出回路側をグランドでなく高電位側に設定しても検査できる。そのさいソースとドレインの標記が反対となるが動作として本質的に同一であるのは言うまでもない。

【0010】

【発明の効果】本発明によれば線順次方式の駆動回路であっても、ごく少数のコンタクトだけで信号ラインの断線と信号ライン駆動回路の出力状態の検査が可能となる。遮断トランジスタを設けることで外部から検査モード制御信号を切り替えて検査動作と画像映出を両立することが可能である。

【図面の簡単な説明】

【図1】本発明による検査回路の基本構成図

【図2】図1の動作波形図

【図3】本発明の別な構成図

【図4】本発明の別な説明図

【図5】従来の液晶表示パネルの構成図

【図6】従来の検査回路の構成図

【図7】線順次方式の液晶表示パネルの構成図

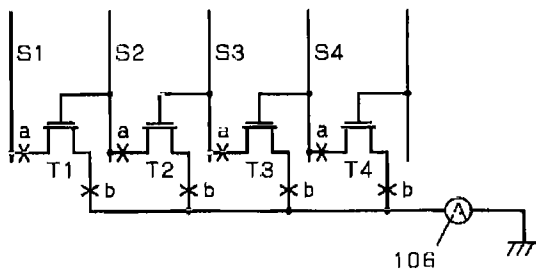
【符号の説明】

S1～S4 信号ライン

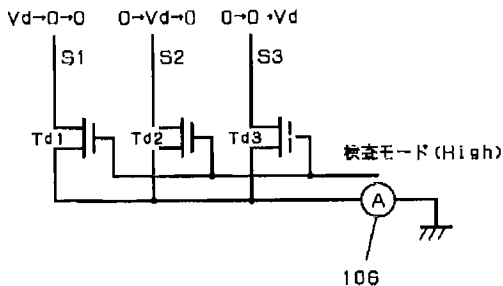
T1～T4 検査トランジスタ

106 検出回路

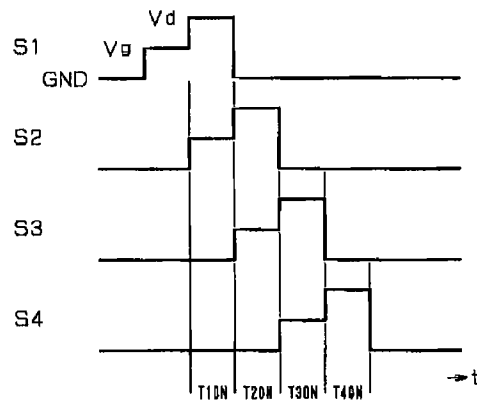
【図1】



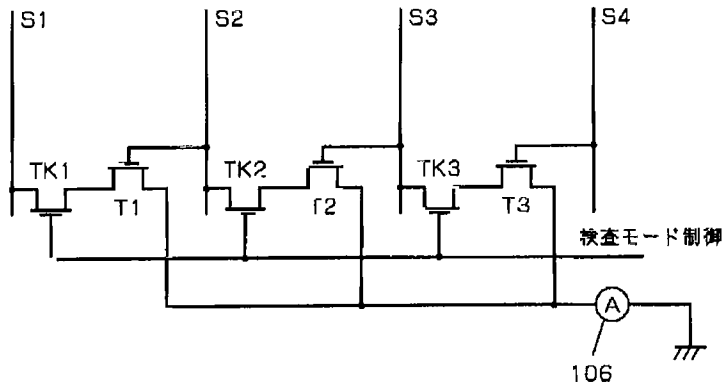
【図6】



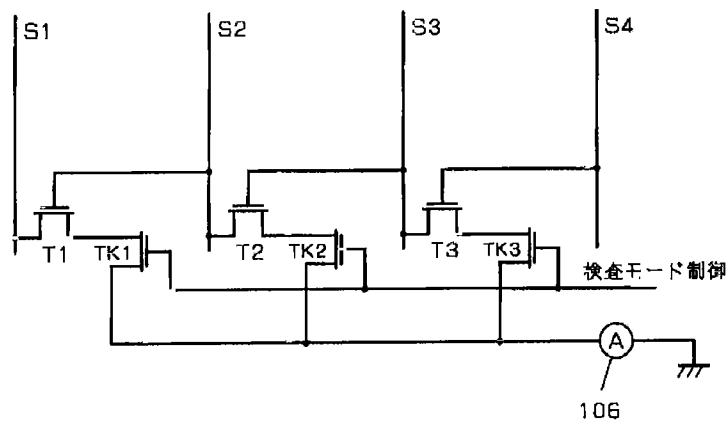
【図2】



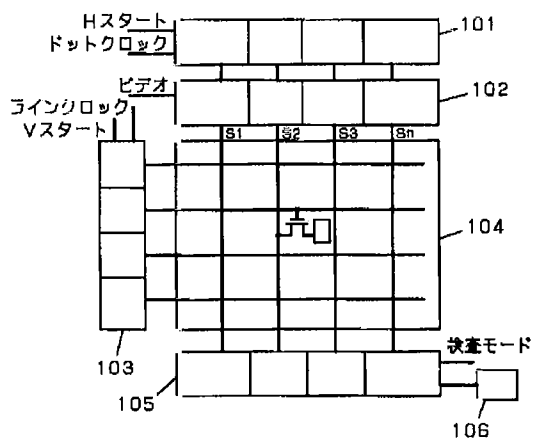
【図3】



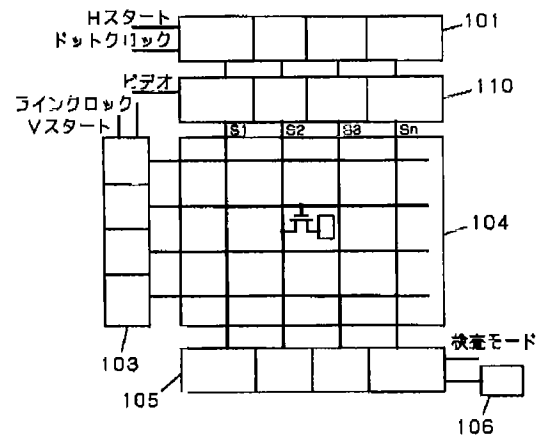
【図4】



【図5】



【図7】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	(参考)
G 0 9 G 3/20	6 7 0	G 0 9 G 3/36	5 C 0 8 0
3/36		G 0 2 F 1/136	5 0 0 5 C 0 9 4

F ターム(参考) 2G014 AA02 AB21 AC07
 2H088 EA02 FA13 FA30 HA02 HA06
 HA08 MA16
 2H092 GA32 JA24 JB77 MA30 MA35
 MA57 MA58 NA27 PA06
 2H093 NA16 NA43 NB08 NB12 NB23
 NC12 NC34 NC59 ND56 NE03
 NE10
 5C006 AA01 AC02 AC11 AF64 AF65
 BB16 BC06 BC20 BF03 BF11
 BF31 EB01 FA20
 5C080 AA10 BB05 DD15 FF11 GG08
 JJ02 JJ03 JJ04
 5C094 AA42 AA45 AA48 BA03 BA43
 CA19 DB08 DB10 EA03 GB10